

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: 58153412 A

(43) Date of publication of application: 12.09.83

(51) Int. Cl

H03H 9/17

(21) Application number: 57036166

(71) Applicant: NEC CORP

(22) Date of filing: 08.03.82

(72) Inventor: INOUE TAKESHI
MIYASAKA YOICHI

(54) PIEZO-ELECTRIC THIN FILM COMPOSITE VIBRATOR

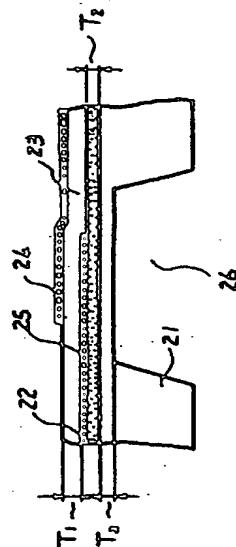
and adopting a composite structure.

COPYRIGHT: (C)1983,JPO&Japio

(57) Abstract:

PURPOSE: To obtain a stable vibrator in both VHF and UHF bands by forming plural thin film layers consisting of piezo-electric materials of which temperature characteristics are different respectively on a silicon thin film.

CONSTITUTION: Boron is doped at a high density on a Si substrate of which surface is 100 and an SiO₂ film is formed on the Si substrate 21 by a sputtering method. Subsequently, an Si₃N₄ film is formed on the back of the Si substrate 21 by CVD method and the Si substrate 21 is etched through the mask of the Si₃N₄ film to form a hollow 26. Through the undercoat of Cr, Au is evaporated on the SiO₂ film to form a lower electrode. Then a ZnO film 23 is formed on the lower electrode by sputtering method and an upper electrode 24 consisting of Al is formed on the ZnO film 23 by lift-off means. The film thickness ratio of the ZnO, Si and SiO₂ films is fixed so as to be a zero temperature factor. Thus the generation of cracks during the production of the titled vibrator can be prevented by using Si as the substrate



⑯ 日本国特許庁 (JP)

⑮ 特許出願公開

⑰ 公開特許公報 (A)

昭58—153412

⑯ Int. Cl.
H 03 H 9/17

識別記号

府内整理番号
7190—5 J

⑯ 公開 昭和58年(1983)9月12日

発明の数 1
審査請求 未請求

(全 4 頁)

⑰ 壓電薄膜複合振動子

⑰ 特 願 昭57—36166

⑰ 出 願 昭57(1982)3月8日

⑰ 発明者 井上武志

東京都港区芝五丁目33番1号
本電気株式会社内

⑰ 発明者 宮坂洋一

東京都港区芝五丁目33番1号
本電気株式会社内

⑰ 出願人 日本電気株式会社

東京都港区芝五丁目33番1号

⑰ 代理人 弁理士 内原晋

明細書

1 発明の名称

圧電薄膜複合振動子

2 特許請求の範囲

(1) シリコン薄膜、 SiO_2 薄膜、 ZnO 圧電薄膜からなり、 SiO_2 薄膜がシリコン薄膜と ZnO 薄膜との間に位置するような多層構造の振動部位をもち、周縁部をシリコン基板によって支承された厚み振動圧電振動子において、 ZnO 薄膜の厚さを T_1 、 SiO_2 薄膜の厚さを T_2 、 Si 薄膜の厚さを T_3 とし、 ZnO 薄膜と SiO_2 薄膜との膜厚比 T_1/T_2 をX、 ZnO 薄膜と Si 薄膜との膜厚比 T_1/T_3 をYと置き換えたときに、基本1次モードを使用する場合には、次式①、

$$Y = -0.264X + 0.548 \quad (X \leq 0.81) \quad ①$$

$$Y = -0.053X + 0.092 \quad (X > 0.81) \quad ②$$

で与えられる膜厚比とし、二次モードを使用する場合には次式③④

$$Y = 0.186X^2 - 0.327X + 1.05 \quad (X > 0) \quad ③$$

$$Y = -X + 0.75 \quad (0 < X < 0.5) \quad ④$$

で与えられる膜厚比としたことを特徴とする圧電薄膜複合振動子。

3 発明の詳細な説明

本発明は、VHF、UHF帯において厚み振動を用いて使用できる高安定の高周波用圧電振動子に関するものである。

一般に、高周波帯において使用される圧電振動子は、基板の厚み振動が用いられており、代表的なものとして水晶、压電セラミックスの圧電板を用いた振動子が知られている。この振動子は、基板の平行平面研磨という機械加工を行って製造されているが、研磨加工では板厚を30~50μmとするのが限界であり、高次モードを用いたとしても使用周波数はせいぜい200MHzが限界であった。

そこで、最近、数百MHzの高周波帯において容量比の小さな圧電振動子を得る方法として、スパッタ法等により作成される圧電薄膜作成技術と異方性エッチング技術を用いた圧電薄膜複合振動子が提案されている。この振動子はシリコン基板上にシリコン、酸化などの薄膜と圧電薄膜とを層

状に作成し、振動子として使用する部分の基板をエッティングによって陥入することにより、外縁部を基板によって支持させた構造のものである。

しかし、圧電薄膜はスペック法、CVD 法などで形成されるが、代表的な圧電薄膜材料である ZnO、CdS、AlN 等は周波数温度係数が大きいために、Si 基板との組合せだけでは温度安定度の高い圧電振動子を得ることはできない。

この対策として、圧電材料と周波数温度係数の符号が異なる材料との組合せにより、振動子全体としての周波数温度係数の絶対値を小さくすることが考えられる。そこで、ZnO と SiO₂ の周波数温度係数の符号が異なることに着目し、第 1 図に示すようにシリコン基板 1 1 の表面に SiO₂ 薄膜 1 5 を形成し、表面の SiO₂だけが残るようにエッティングし、その上に ZnO 圧電薄膜 1 4 を形成した構造の圧電薄膜振動子が提案されている。第 1 図において、1 2 はエッティングによりシリコン基板に形成した空孔、1 5, 1 6 は ZnO 圧電薄膜 1 4 に対向して設けた電極である。この振動子において、SiO₂ に

の膜厚が ZnO の膜厚の約 2 分の 1 のと に基本 1 次モードの共振に関して零温度係数が得られることが知られている。

しかしながら、SiO₂ 层は非常にもろいために製造中にクラックが入りやすく発生する場合に大きな障害となり、また、得られた振動子の共振尖端度 Q_m も 500 ~ 2000 程度であり、この構造では共振尖端度 Q_m の大きな振動子を得ることが難しかった。

本発明は上記問題点を解消するもので、共振尖端度 Q_m が大きく、かつ温度安定性に優れた圧電薄膜複合振動子を提供しようとするものである。

以下、本発明の実施例を図面によって詳細に説明する。

第 2 図は、本発明の圧電振動子の構成を示すものである。すなわち、第 2 図において、表面が (000) 面である Si 基板 2 1 上に SiO₂ 薄膜 2 2 を形成し、SiO₂ 薄膜 2 2 上に下部電極 2 5、及び ZnO 圧電薄膜 2 3、上部電極 2 4 を順に積層して形成し、振動部位に相当する Si 基板 2 1 の裏面にエッテン

グにより空孔 2 6 を設けたものである。

第 2 図において、Si 層が完全にはエッティングされていないが、この Si 層の厚さ H₁ は、高濃度に水素をドープすることにより、ホウ素がドープされた Si 層はペイロカーテール——エチレンジアミンまたは KOH などのエッティング液に殆んどエッティングされないことにより、容易に調節することができる。また、ホウ素を高濃度に含んだ Si は、 SiO₂ に比べてエッティング速度が遅く、それだけ第 1 図の構造のものより高い平面度が得られやすい長所がある。さらに、Si は SiO₂ に比べて機械的強度が大きく、製造中にクラックが入ることは殆んどなく、生産性に優れている。以上の性質と、 Si が本質的に高振動 (high Q) 材であることにより、共振尖端度 Q_m の大きな振動子を得ることができる。

一方、弾性ステフィクス C_{st}² の温度係数の値が ZnO、Si が負、SiO₂ が正であることから、ZnO の膜厚 T₁、SiO₂ の膜厚 T₂、Si の膜厚 T₃ の膜厚比を測定することにより零温度係数を得ることができる。

また、振動子の容量比 τ を小さくするという意味から基本 1 次モード及び 2 次モードを簡便的に利用することは有効な方法である。

次に、具体的な実施例に従って詳細に説明する。

(実施例 1)

第 2 図に示した本発明の構成で、共振時に 2 分の 1 波長共振を行う基本 1 次モードを用いた振動子の実施例について述べる。表面が (100) 面である Si 基板 2 1 にホウ素を高濃度にドープし、その上に SiO₂ 薄膜をスペック法で作成した。次に、Si 基板 2 1 の裏面に CVD 法によって Si₃N₄ 薄膜を形成し、これをマスクとして、エチレンジアミン、ペイロカーテール及び水からなるエッティング液で空孔 2 6 を設けて、さらに表面に形成した SiO₂ 薄膜上に Cr を下地として Au を蒸着し、フォトリソグラフィーにより下部電極 2 5 を形成したのち、スペック法により ZnO 薄膜 2 3 を形成し、リフトオフによって Al の上部電極 2 4 を形成した。このとき、ZnO 薄膜 T₁ と Si 薄膜 T₂ との膜厚比 T₁/T₂ 及び ZnO 薄膜 T₁ と SiO₂ 薄膜 T₃ との膜厚比 T₁/T₃ をパラメータとして

種々の値について実験を行い、室温付近で零温度係数となる膜厚比 T_2/T_1 、 T_3/T_1 の関係とそのときの容量比 r の値を求めた。それを第 3 図に示す。第 3 図から、零温度係数となる膜厚比は $T_2/T_1 = Y$ 、 $T_3/T_1 = X$ とすると、ほぼ次の実験式で与えられることが明らかである。即ち

$$X \leq 0.81 \text{ のとき } Y = -0.264X + 0.848 \quad ①$$

$$X > 0.81 \text{ のとき } Y = 0.058X + 0.092 \quad ②$$

このとき、 T_2/T_1 が増大するとともに容量比 r も増大していくが、 $T_2/T_1 < 2.0$ では $r < 100$ が得られる。具体的な一例として ZnO の膜厚 $T_1 = 5.2 \mu\text{m}$ 、
SiO₂ の膜厚 $T_2 = 0.8 \mu\text{m}$ 、
SI の膜厚 $T_3 = 5.9 \mu\text{m}$ の振動子の特性について述べると、このとき共振周波数 $f_r = 5528 \text{ MHz}$ 、容量比 $r = 294$ 、共振尖端度 $Q_m = 5200$ を得た。また $-20^\circ\text{C} \sim 60^\circ\text{C}$ の温度範囲において共振周波数温度偏差 $\Delta f_r/f_r = 100 \text{ ppm}$ 以下の値を得ることができた。

(実験例 2)

同じく第 2 図に示した ZnO/SiO₂/SI 三層構成の圧電荷膜複合振動子において、共振時において

1 次長共振を行う 2 次モードを用いた振動子の実験例について述べる。振動子の作成は実験例 1 と全く同じ手順で行った。このとき、膜厚比 T_2/T_1 及び T_3/T_1 をパラメータとして種々の値について実験を行い、室温付近で零温度係数となる膜厚比 T_2/T_1 と T_3/T_1 の関係とそのときの容量比 r の値を求めた。それを第 4 図に示す。第 4 図から、零温度係数となる膜厚比は $T_2/T_1 = Y$ 、 $T_3/T_1 = X$ とすると、ほぼ次の実験式で与えられることが明らかである。即ち、

$$Y = 0.186X^2 - 0.327X + 1.05 \quad (X > 0) \quad ③$$

このときの容量比 r と膜厚比 T_2/T_1 の関係を直線で示す。 $T_2/T_1 < 1.5$ において $r < 60$ が得られていることがわかる。一方、2 次モードでは、実用的な容量比が得られかつ室温近傍において零温度係数を有するもう一つの領域が $X < 0.5$ において存在することがわかった。即ち

$$0 < X < 0.5 \text{ において } Y = -X + 0.75 \quad ④$$

で表わされる一点傾線に沿った領域である。このときの膜厚比 T_2/T_1 と容量比 r の関係を点線で示

す。 $r < 30$ が得られていることがわかる。

④式で表わされる領域に関する具体的な一例として、ZnO の膜厚 $T_1 = 5.4 \mu\text{m}$ 、
SiO₂ の膜厚 $T_2 = 5.1 \mu\text{m}$ 、
SI の膜厚 $T_3 = 5.2 \mu\text{m}$ の振動子の特性について述べると、このとき、2 次モードの共振周波数 $f_r = 7251 \text{ MHz}$ 、容量比 $r = 2293$ 、共振尖端度 $Q_m = 5500$ を得た。また、 $-20^\circ\text{C} \sim 60^\circ\text{C}$ の温度範囲において共振周波数温度偏差 $\Delta f_r/f_r = 80 \text{ ppm}$ 以下の値が比較的容易に得られた。また、④式で表わされる領域に関する具体的な一例として $T_1 = 5.7 \mu\text{m}$ 、 $T_2 = 2.8 \mu\text{m}$ 、 $T_3 = 14 \mu\text{m}$ の振動子の具体的な特性について述べると、このとき 2 次モードの共振周波数 $f_r = 5728 \text{ MHz}$ 、容量比 $r = 217$ 、共振尖端度 $Q_m = 2200$ を得た。また $-20^\circ\text{C} \sim 60^\circ\text{C}$ の温度範囲において共振周波数温度偏差 $\Delta f_r/f_r = 100 \text{ ppm}$ 以下の値が容易に得られた。

以上の本発明の振動子の試作結果、エッティングの際、クラックが入ってしまう箇所は無であり、良好な特性を示す振動子を容易に得ることがで

た。

尚、本発明の振動子において、分割電極を用いてフィルタ構成にすることも可能であり、また周波数調節のため振動子の表面に鉛錫物をスパッタすることももちろん可能であることは言うまでもない。

したがって、本発明によれば、共振尖端度が大きく、しかも温度安定性に優れた振動子を容易に得ることができ、工業的価値も多大である効果を有しているものである。

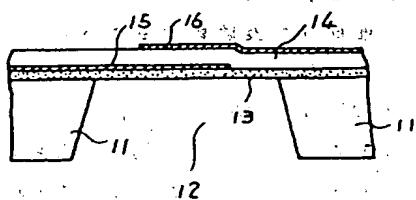
4 図面の簡単な説明

第 1 図は従来の ZnO/SiO₂ 複合振動子、第 2 図は本発明の実験例を示す ZnO/SiO₂/SI 複合振動子、第 3 図及び第 4 図はそれぞれ基本モード、第 2 次モードに関する零温度係数となる膜厚比とそのときの容量比の関係を示す図である。

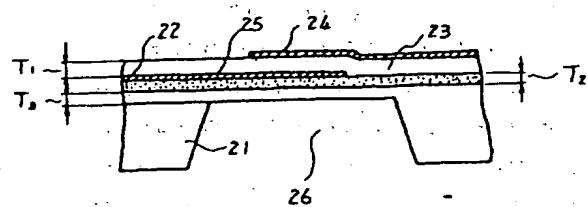
2 1 は SI 基板、2 2 は SiO₂ 膜、2 3 は ZnO 膜、2 4, 25 は電極、12, 26 は空孔を示す。

特許出願人 日本電気株式会社
代理人 井澤士
内原智
(井澤士 内原智)

第1図



第2図



第3図

